

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) - 昭64-10108

⑬ Int.Cl.

識別記号

庁内整理番号

⑭ 公開 昭和64年(1989)1月13日

G 01 B 11/00

E-7625-2F

H 01 L 21/66

Z-6851-5F

審査請求 未請求 発明の数 2 (全7頁)

⑮ 発明の名称 半導体像位置検出素子の構成と像位置検出法

⑯ 特 願 昭62-165969

⑰ 出 願 昭62(1987)7月2日

⑱ 発 明 者 出 澤 正 徳 埼玉県和光市広沢2番1号 理化学研究所内

⑲ 出 願 人 理 化 学 研 究 所 埼玉県和光市広沢2番1号

⑳ 代 理 人 弁 理 士 中 村 稔 外4名

明 細 書

1. 発明の名称 半導体像位置検出素子の構成と
像位置検出法

2. 特許請求の範囲

(1) 光電膜層とこの層に重なる抵抗層とを備える
像位置検出素子において、像位置検出領域が複
数の区間に区分されており、各区分の境界部に
出力電極が設けられていることを特徴とする半
導体像位置検出素子。

(2) 光電膜層とこの層に重なる抵抗層とを備える
像位置検出素子において、像位置検出領域が複
数の区間に区分されており、各区分の境界部に
出力電極が設けられていることを特徴とする半
導体像位置検出素子を用いる像位置検出法であ
って、

前記区分された複数の区間を間に挟む出力電
極により、前記複数の区間より狭い像の存在区
間を先ず定め、次にこの像の存在区間の両端に
設けられている出力電極によりこの存在区間内
の像位置を検出し、前記先ず定められた像の存

在区間とから像位置を確定する像位置検出法。

(3) 前記先ず定められる像の存在区間が、前記区
分された複数の区間の一つであることを特徴と
する特許請求の範囲第(2)項記載の像位置検出法。

(4) 前記先ず定められる像の存在区間が、前記区
分された複数の区間の隣接する二つであることを
特徴とする特許請求の範囲第(2)項記載の像位
置検出法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、光学的な距離、位置、運動、変形などの計測に用いられる半導体像位置検出装置に係わり、特に、高精度計測に適した半導体像位置検出素子の構造と、それを用いた像位置検出の高精度化の方法に関する。

(従来の技術)

光学的な位置、距離、運動、変形などの計測における像位置検出素子としては、光電膜層に重ねて抵抗層を設け、光電膜上に投射された光像部で生成される光電流が抵抗層を伝わり、その両端の出力電極に到達して出力される出力電流を検出し、これらを演算することによって、光電膜層の光像の重心的位置を算出する型の半導体位置検出素子(PSD: Position Sensitive Device)が広く使用されている。

第5図にこの従来方式の代表的な半導体位置検出素子の断面構造の概念図を示した。光 I が入射すると光電膜層Pで光電流が生成され、抵抗層R

を通り出力電極 T_A および T_B から出力電流 I_A および I_B が出力される。出力電流 I_A および I_B は、光電流が光入射位置と出力電極 T_A および T_B との間の抵抗層の抵抗比に応じて分割された値となり、出力電流値の差 $(I_A - I_B)$ を出力電流値の和 $(I_A + I_B)$ で除した値は、光入射位置 X に比例した値となる。従って、第6図に示される信号演算回路に出力電流 I_A 、 I_B を入力し、バッファ増幅器 B_1 、 B_2 により一旦増幅された後、演算増幅器 A_1 、 A_2 および割算器 \div により上述した演算を行い、更にこの値をアナログ・デジタル変換器 A/D によりデジタル変換することにより、光入射位置の情報が得られる。

(発明が解決しようとする問題点)

この従来方式の像位置検出精度は、主として、アナログ的信号演算処理系の精度とアナログ・デジタル変換の精度(分解能)に大きく依存している。アナログ演算系の精度の向上は、極めて高価となるばかりでなく、ある場合には実現がほとんど不可能になり、これが半導体像位置検出装置に

おける像位置検出の高精度化(高分解能化)に際しての大きな障害となっている。

(問題点を解決するための手段)

上記の問題点を回避し、すなわち、アナログ演算系およびアナログ・デジタル変換器の精度(分解能)の向上を必要とせずに、像位置検出の高精度化が実現できるように本発明では、半導体像位置検出素子の検出領域を複数の区間に区分し、この区分された区間(以下、区分区間とする)の境界部に設けられた出力電極の選択により、任意の1区分区間あるいは任意の連続する複数の区分区間が1つの半導体像位置検出素子として動作するように構成し、計測に適した出力電極を選択使用することを特徴とする。

(作用および発明の効果)

まず、複数の区分区間を間に挟む出力電極を選択し、その区間を1つの半導体像位置検出素子として動作させることにより、光像がどの区分区間に包含されているかを検知する。次に、光像の属する区間の両端の出力電極(光像が複数の区分区

間にまたがる場合はこの複数の区分区間の両端の出力電極)を選択し、その選択区間内での光像位置を検出する。光像の位置は、選択区間の電極位置と、選択区間内での光像検出位置とを加え合わせることによって求められる。区分区間境界部の出力電極の位置は物理的に極めて正確に製作できるので、像位置検出精度は、選択された区分区間内での像位置検出精度のみにによって定まる。また、選択された区間内での像位置検出分解能は、アナログ演算系、および A/D 変換器で決定される精度(分解能)とはほぼ等しくなるので、半導体像位置検出素子全区間に対する実効分解能は、区分数にほぼ比例的に高められ、アナログ演算系や A/D 変換器は従来と全く同一のものを使用しても、従来の方式のものに比べ像位置検出精度(分解能)は著しく高められる。

(実施例)

以下、本発明を実施例に基づいて説明する。第1図は、本発明に基づいた半導体像位置検出素子の断面構造の概念図である。従来方式の半導体像

位置検出素子の出力電極の間にさらに n 個の出力電極 (T_1, T_2, \dots, T_n) が付加されている。いま、像位置検出精度が、A/D変換の精度(分解能)で制限されているものとし、第1図に示されているように、出力電極 T_1 と T_2 の間に光が入射している場合について本発明によりどのように高精度化を実現できるかを考えてみる。従来方式と同様に、出力電極 T_A および T_B を選択し、これらの出力電流より、光入射位置 X を求めると、出力電極 T_A, T_B 間をA/D変換器の分解能(例えば、10ビット)で分割した位置精度で光入射位置 X が求まり、光入射位置を含む区間を確定できる。更に、光入射位置を包含した最小区間幅の出力電極(第1図では T_1 と T_2) を選択し、これらからの出力電流より、選択された区間内の光入射位置 X を求めると、選択された区間 (T_1, T_2 間) をA/D変換器の分解能で分割した位置精度で選択された区間内の光入射位置 X が定まり、出力電極 T_1 の位置 X_1 に X をを加え合わせるにより全体での光入射位置を確定できる。

第2図は、出力電極選択用スイッチを含んだ、出力信号演算処理回路のブロック図である。出力電極 $T_A, T_1, T_2, \dots, T_n, T_B$ の内の何れか二つの電極が出力電極選択回路 S 中の電極選択スイッチ $S_{A1}, S_{A2}, \dots, S_{An}, S_{B1}, S_{B2}, \dots, S_{Bn}$ により選択されてバッファ増幅器 B_1, B_2 の入力に接続される。第2図においては、第1図に対応して、出力電極 T_1 および T_2 が選択された状態が示してある。出力電流は、光入射位置を含んだ選択された出力電極より出力されることになるので、両端の出力電極 T_A, T_B に対応した出力電極選択用スイッチ S_A および S_B は常にONの状態であっても差し支えない。なお、第2図では外部回路として出力電極選択用スイッチを示したが、出力電極選択用スイッチは、半導体像位置検出素子にアナログスイッチ回路を集積化し、外部からの選択信号で所望の区間の出力電極からの出力信号を出力できるように構成することが望ましい。

第3図は、広い範囲について像位置検出可能と

出力電極 $T_A, T_1, T_2, \dots, T_n, T_B$ の位置は物理的に極めて正確に製作でき、また、安定性も極めて高い。従って、総ての選択区間について、それらの区間をA/D変換器の分解能で分割した精度で光の入射位置の検出が可能となる。例えば、等分割に n (15) 個の出力電極を設け、A/D変換器の精度が m (10) ビットとすると、検出区間全体に対する分解能は $(n+1) \times 2^m$ ($16 \times 1,024$) となり、A/D変換器の精度を高めることなく、従来法の 2^m (1,024) に対し、分解能を $(n+1)$ (16) 倍と著しく高めることができる。光入射位置が区分区間の境界部となり、両側の区間にまたがるような場合には、連続した2区間を選択することになるので分解能は $(n+1)/2$ と、上記の半分になることがあるにしても、従来法に比べ著しく分解能を向上できる。以上は、像位置検出精度がA/D変換器の精度に支配されている場合について説明したものであるが、像位置検出精度がアナログ演算系の精度等に支配される場合にも全く同様である。

し、特定の範囲(注目区間: 出力電極 T_{xA}, T_{xB} 間)に光が入射したら出力電極 T_{xA}, T_{xB} を選択し、像位置を高精度で検出できるように本発明に基づいた半導体像位置検出素子の断面構造の一例である。出力電極 T_A, T_B を選択し、光入射位置が注目区間に入っているか否かを検知し、注目区間内に入ったら出力電極 T_{xA}, T_{xB} を選択してこの区間内の光入射位置 X_M を検出する。全体に対する光入射位置は T_{xA} の位置 X_{xA} と注目区間内の光入射位置 X_M の和として得る。

第4図は、本発明を2次元的な像位置検出素子へ適用した実施例であり、抵抗層 R_1, R_2 が上下面へ分割された形式の半導体像位置検出素子であり、上面の抵抗層 R_1 はX方向、下面の抵抗層 R_2 はY方向の像位置検出に用いられる。本実施例においては、3区間に分割した例が示されているが、一般に任意の区間に分割することが可能である。像位置の検出法は、X、Yの各軸に対して、それぞれ前述した方法により、出力電極 $T_{Ax}, T_{x1}, T_{x2}, T_{Bx}$ および $T_{Ay}, T_{y1}, T_{y2}, T_{By}$ の選

沢を行う。低抗層が片面だけ設けられた型の2次元の像位置検出素子に本発明を適用する場合には、X方向およびY方向の出力電極の交差が生ずるので、これら出力電極が交差部において互いに絶縁される構造とすることが必要とされる。以上述べたように、本発明を適用することにより、電源系、信号処理回路、A/D変換器などの精度は従来通りのものを使用し、像位置検出分解能をほぼ区分間数に比例的に高めることが可能となり、従来方式の半導体像位置検出素子および像位置検出素子ではほとんど不可能であった広い範囲に亘る高精度像位置検出を実現できる。

4. 図面の簡単な説明

第1図は、本発明に基づいた半導体像位置検出素子の断面構造を概念的に示した図、

第2図は、本発明に基づく半導体像位置検出素子を本発明に基づく像位置検出法に従って動作させるための信号処理回路の一構成例を示すブロック図、

第3図は、本発明に基づいた、半導体像位置検

出素子の別な実施例の断面図、

第4図は、本発明による2次元の像位置検出素子の一実施例を示す斜視図、

第5図は、従来の代表的な半導体位置検出素子(PDS)の断面構造を概念的に示した図、および

第6図は、従来のPDSにより像位置を検出するための信号処理回路のブロック図。

(符号の説明)

- R・・・低抗層、
- P・・・光電膜層、
- C・・・バイアス膜層、
- $T_A, T_B, T_1, T_2 \dots T_n, T_{MA}, T_{MB}, T_{AX},$
 $T_{AY}, T_{BX}, T_{BY}, T_{X1}, T_{X2}, T_{Y1}, T_{Y2}$
・・・出力電極、
- C_B ・・・バイアス電極、
- B・・・バッファ増幅器、
- A・・・演算増幅器、
- +・・・除算器、
- S_v ・・・出力電極選択回路、

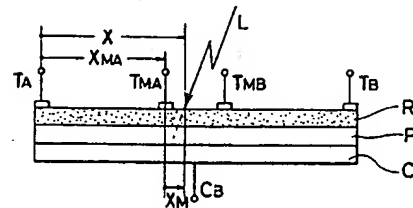
$S_{A1}, S_{A2} \dots S_{An}, S_{B1}, S_{B2} \dots S_{Bn}$

・・・電極選択スイッチ、

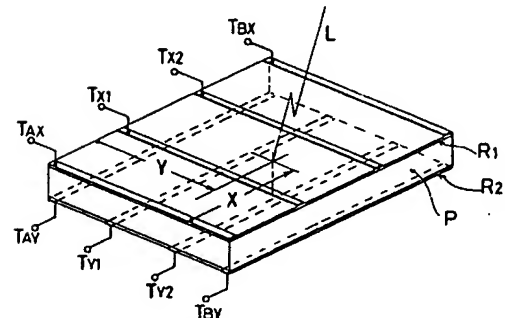
A/D・・・アナログ・デジタル変換器、

I_A, I_B ・・・出力電流。

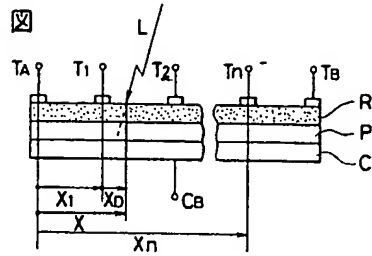
第3図



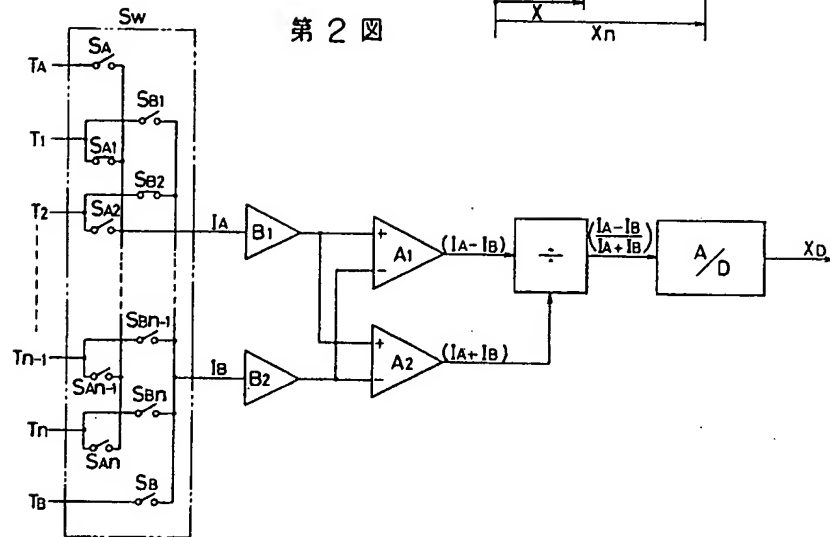
第4図



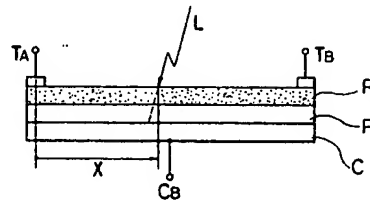
第 1 図



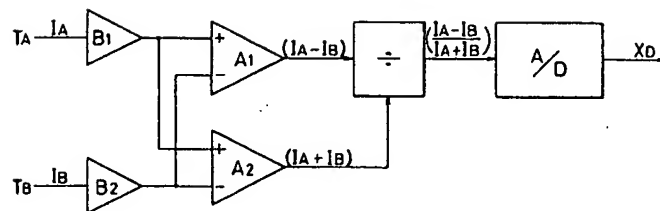
第 2 図



第 5 図



第 6 図



手続補正書

昭和 年 月 日 63.1.21

特許庁長官 小川 邦夫 殿

1. 事件の表示 昭和62年特許願第165969号

2. 発明の名称 半導体像位置検出素子の構成と像位置検出法

3. 補正をする者

事件との関係 出願人

名称 (679) 理化学研究所

4. 代理人

住所 東京都千代田区丸の内3丁目3番1号
電話 (代) 211-8741

氏名 (5995) 弁理士 中村 稔

5. 補正命令の日付 自 発

6. 補正の対象 明細書の発明の詳細な説明の欄および図面

7. 補正の内容

(1) 明細書第3頁16行 "Divice" を「Device」と訂正する。

(2) 同第4頁5行 " 1_1-1_2 " を「 1_1-1_2 」と訂正する。

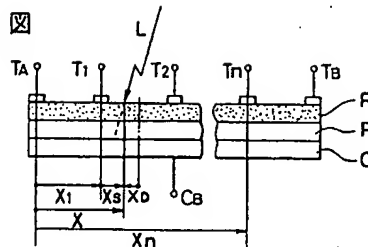
(3) 同第4頁6行 "光入射位置X" を「中心からの光入射位置 X_0 」と訂正する。

(4) 同第7頁18行 " X_0 " を「 X_s 」と訂正する。

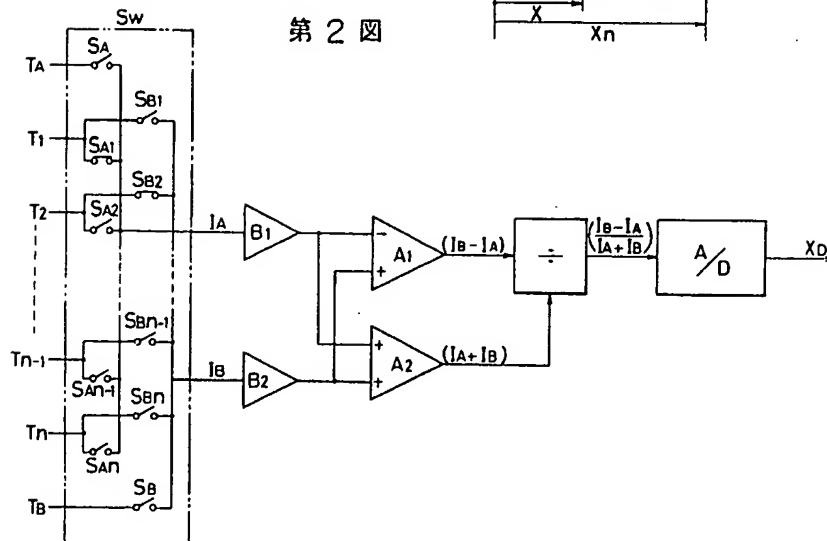
(5) 同第7頁19行 " X_0 " を「 X_s 」と訂正する。

(6) 第1図、第2図、第3図、第5図および第6図を別紙の通り訂正する。

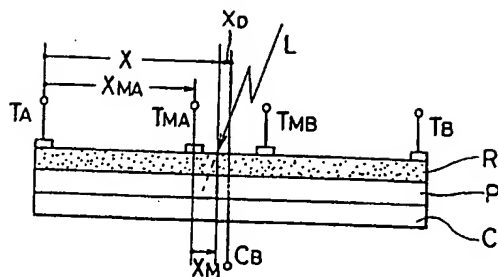
第1図



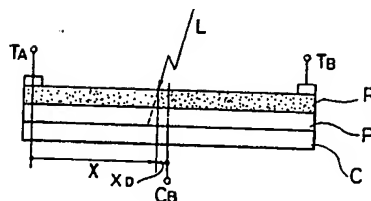
第2図



第 3 図



第 5 図



第 6 図

